

Korean Patent No. 319,130

PURPOSE: A probe card is provided to mount probes arranged evenly and precisely on a flat substrate to measure
5 electric characteristics of plural semiconductor devices.

CONSTITUTION: An insulation substrate is fixed on a circuit substrate. Plural protruded probes having elasticity are fixed on the insulation substrate. Conductive wiring is
10 formed according to a design from the probes and to the circuit substrate through the insulation substrate. The probes(2) are manufactured in a manner which a pattern is defined by a photo lithography and necessary portions are remained by means of dry etching. Ends of the probes are
15 contacted with a particular contact of a to-be-measured device. The probes are connected to the contacts of the insulation substrate, respectively.

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁶ G01R 1/00		(45) 공고일자 (11) 등록번호 (24) 등록일자	2002년04월22일 10-0319130 2001년12월15일
(21) 출원번호 (22) 출원일자 (73) 특허권자 (72) 발명자 (74) 대리인	10-1998-0041311 1998년10월01일 에이엠에스티 주식회사 경기도 수원시 팔달구 원천동 404-2 김동일 서울특별시 서초구 양재2동 289-8(2층) 안영경 경기도 성남시 분당구 야탑동 283-11 정상원 경기도 안산시 사동 선경아파트 101동 101호 송병창 서울특별시 관악구 봉천3동 1 관악 현대 아파트 111동 1401호 정하풍 경기도 수원시 권선구 호매실동 엘지 상익아파트 110동 801호 장수길, 주성민	(65) 공개번호 (43) 공개일자	특2000-0024688 2000년05월06일

심사관 : 김중화

(54) 반도체웨이퍼의 전기적특성측정용 미세캔티레버형탐침

요약

본 발명은 소형 전기적 소자 제작시 검사에 사용되는 탐침카드의 일종인 수직형 탐침카드의 구조 및 그 제작 방법에 관한 것이다. 본 발명의 탐침 카드는 단결정 실리콘과 같은 재료를 미세 가공법을 사용하여 탄성을 가진 핀 형식으로 가공하고, 이 핀을 기판 위에 배열하는 방식으로 제작된다. 그러므로, 기존의 수평방식의 탐침카드보다 더 많은 수의 탐침을 설치할 수 있고, 이에 따라 더 많은 소자를 동시에 검사할 수 있게 되어 측정시간이 단축된다. 또한 탐침의 길이가 짧고, 탐침의 길이가 균일하여 측정시 우수한 전기적 특성을 가진다.

대표도

도1

영세서

도면의 간단한 설명

- 도 1은 본 발명의 탐침카드의 사시도
- 도 2a는 본 발명의 탐침카드의 측면도
- 도 2b는 본 발명의 탐침카드가 사용될 때에 탄성 변형된 모양의 측면도
- 도 3은 실리콘 웨이퍼를 1차 식각한 후 절연기판에 부착한 형태를 나타내는 측면도
- 도 4a는 배선을 연결하는 한가지 예를 나타내는 도면
- 도 4b는 배선을 연결하는 다른 예를 나타내는 도면
- 도 5a는 종래기술에 의한 탐침 장치의 개략도
- 도 5b는 종래기술에 의한 탐침 장치의 탐침 부분의 확대 사시도

(도면의 주요 부분에 대한 부호의 설명)

- 1 : 절연 기판
- 2 : 탐침의 본체
- 3 : 탐침의 첨단
- 4 : 전기 배선

- 5 : 측정 대상 소자
- 7 : 탐침 제작시 형성된 공동
- 8 : 탐침에 연결된 전극
- 9 : 탐침에 선재 접합법으로 접합된 금(gold)전선
- 10 : 탐침 장비 머리판
- 11 : 포고핀(pogo pin)
- 12 : 회로 기판
- 13 : 텅스텐 바늘
- 14 : 작업 선반

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 소형 전자 소자의 전기적 검사에 사용되는 탐침카드의 일종인 수직형 탐침카드의 구조 및 그 제작 방법에 관한 것이다. 기존의 탐침카드는 탐침이 크고 길어서 그 배치 개수와 위치에 제약이 있고, 전기적 특성이 좋지 않았다. 새 형태의 탐침 카드를 개발함으로써 이루려는 목적은 기존의 방식보다 더 많은 수의 탐침을 설치하고, 탐침의 크기도 일정하게 유지하여 전기적 특성이 향상되도록 하는 것이다.

본 발명은 반도체 웨이퍼 등에 제작된 전자 소자의 전기적 특성을 측정하는 탐침카드(Probe card)의 제작에 관련된 것이다.

반도체 집적회로 소자(semiconductor integrated circuit device)등의 전기 회로 소자(electrical circuit device)를 제작할 때에는 소자의 제작 공정중, 제작후, 그리고 리드프레임(lead frame)을 붙이기 전에 그 전체적 또는 부분적인 전기적 특성이 설계와 일치하도록 제조되었는지를 시험하게 된다. 이러한 시험에 사용되는 장비가 탐침장비(probe station)이며, 도 5a에 그 개략도를 제시하였다. 이 장비에는 탐침카드(Probe card)가 장착되는데, 이 탐침카드는 탐침장치내의 각종 전기적 신호의 측정장치와, 측정의 대상이 되는 반도체 웨이퍼(wafer)상에 형성된 단일 또는 복수의 소자상의 전기 접점(Pad)사이를 연결시켜 주는 역할을 한다. 탐침 카드의 구조는 두 부분으로 구성되어 있다. 그 하나는 탐침을 구조적으로 지지하며 탐침장비와 탐침을 연결하는 회로가 형성되어 있는 회로 기판(12)이며, 다른 하나는 기판에 장착되는 탐침(13)으로, 이 탐침이 도 5b에 보인 바와 같이 직접 측정 대상 소자(5)에 접촉한다.

탐침카드는 탐침장비 외각의 머리판(HEAD PLATE; 10)에 의해 지지되는 삽입 링의 아래 면에 부착된다. 탐침카드 아래에는 작업선반(14)이 위치하며, 작업 선반은 수평방향(X, Y 축 방향)과 수직방향(Z축 방향)의 3차원으로 움직일 수 있도록 제작되어 있다. 이 작업선반 위에 측정 대상 소자(5)가 놓인다.

측정은 우선 측정 대상 소자를 작업선반에 고정시키는 것으로 시작된다. 그 후 작업 선반이 X와 Y축 방향으로 이동하여 탐침 카드의 탐침을 측정 대상 소자(5)의 접점 위에 배치한다. 그 후 Z축 방향을 따라 탐침(13)이 아래쪽으로 이동하거나 작업선반(14)이 위쪽으로 이동하여 탐침과 측정 대상 소자(5)의 접점과의 접촉이 일어나도록 한다. 그 후 탐침장비는 소자의 전기적 특성을 측정하기 위한 전기적 신호를 발생시키는데, 이 전기적 신호는 일명 포고핀(pogo pin, 11)을 통하여 탐침 카드의 회로 기판(12)으로 전달된다. 이 신호는 회로기판에서 탐침(13)의 첨단까지 연결된 전기 배선을 통해 회로기판에서 탐침으로, 그리고 탐침에서 측정 대상 소자로 이동한다. 그 후 소자에서 나오는 전기적 응답 신호는 위의 역순으로 이동하여 탐침 장비로 전달된다.

도 5에 제시된 기존 방식은 수평 방식(horizontal typc)또는 텅스텐 바늘(tungsten needle)방식이라 지칭된다. 이 방식은 끝을 뾰족하게 가공한 텅스텐 바늘(13)을 틀에 고정시키고 그 첨단을 측정 대상 소자의 접점과 접촉하게 하여 측정을 시행하는 방식이다. 하지만 최근의 반도체 소자의 전기 접점은 매우 작아져서, 수십 마이크로미터 이하의 크기를 가진 접점이 수 마이크로 미터의 간격으로 소자당 수십 개씩 배열되어 있는 경우도 있다. 기존 방식의 경우 탐침으로 사용되는 텅스텐 바늘의 두께는 수백 마이크로미터 범위이므로, 종래의 탐침에 의하해서는 인접하여 있는 접점에 대하여 측정을 수행하거나 원하는 회로패턴을 모두 측정하기는 불가능하다. 또한 접점의 사이즈가 작으므로, 탐침을 미세한 접점의 특정 위치에 정확히 접촉하도록 설치하는 것도 어렵다.

이러한 점들을 개선하고자 개발된 것이 수직 방식이다. 수직 방식은 미세한 탐침을 기판에 배열하는 형태로 되어 있으므로 많은 수의 탐침을 좁은 간격으로 배치할 수 있고, 탐침의 길이도 짧으므로 제작된 탐침카드의 전기적 특성이 우수하다.

수직 탐침의 제작시 중요한 점은 설치된 탐침이 모두 측정 대상 소자의 전기접점(Pad)과 접촉을 하도록 해야 한다는 것이다. 이를 위하여는 접점과의 접촉을 보장할 수 있도록 각각의 탐침이 특정한 값 이상의 압력으로 접점을 누르며 접촉하여야 하고, 제작된 탐침의 첨단이 매우 균일하게 배열되어 있어서 그 편평도가 우수하고 각각의 탐침이 일정 정도 이상의 탄성을 지니고 있어야 한다. 이 탐침이 탄성을 가져 탄성 변형을 일으킬 수 있으면, 탐침 첨단의 편평도에 미세한 오차가 있거나 혹은 측정 대상 소자의 접점의 위치에 오차가 있는 경우, 예를 들어 소자가 형성된 반도체 웨이퍼가 완전히 평탄하지 않고 약간의 뒤틀림이 있는 경우에도 탐침 카드를 사용하여 필요한 전기적 측정을 시행할 수 있다. 이러한 방식의 탐침의 제작기술로 공개된 것은 미국 특허 번호 4,961,052나 미국 특허 번호 5,172,050, 그리고 미국 특허

번호 5,723,347등이 있다.

발명이 이루고자하는 기술적 과제

본 발명은 요구되는 기계적 특성, 예를 들면 적절한 탄성 변형과 기계적 강도를 가진 수직형 탭침을 제작하고, 이 탭침을 기판(substrate)상에 적절한 위치에 고밀도로 부착한 탭침카드를 제공한다. 탭침카드에 부착된 탭침은 측정 대상 소자의 전기 접점과 접촉하여 측정 대상 소자의 전기적 특성을 측정할 수 있어야 한다. 이때 탭침과 탭침 사이에는 누설 전류가 없어야 한다. 또한 탭침은 측정후 원형대로 복원되어야 하며, 그 카드의 정해진 수명(예: 30만회의 접촉)동안 변형이 없어야 한다.

이를 위하여, 본 발명은 복수의 탭침을 측정 대상 소자의 접점과 접촉시켜 상기 측정대상소자의 전기적 특성을 측정하기 위한 탭침카드에서, 회로기판 위에 고정되고 전기적으로 절연된 절연기판, 이 절연기판 위에 고정되고 탄성을 지니며, 첨단부를 구비하는 복수(復數)의 돌출된 탭침, 및 탭침으로부터 절연기판을 거쳐 회로기판까지 형성된 전도성 배선부를 포함하고, 탭침은 광학석판법으로 패턴을 정의한 후 식각법에 의해 패턴으로 정의된 부분만을 남기고 식각하는 방식으로 제작되고, 탭침의 하나의 첨단부가 측정 대상소자의 하나의 접점과 접촉하며, 절연기판은 탭침이 탄성변형 한계에 도달하기 전에 변형이 정지되도록 제한하는 탭침 카드를 제공한다.

또한 본 발명에 따르면, 측정대상소자의 접점과 접촉하여 그 전기적 특성을 측정하기 위한 탭침카드에 있어서, 절연재료로 된 기판, 이 기판위에 고정되고 측정대상소자의 접점과 접촉하는 첨단부 및 이 첨단부와 연결되고 첨단부를 지지하는 본체부를 포함하며, 반도체 재료로 된 탭침부, 및 도전체로 이루어지고, 탭침부에 고정되어 있으며 측정대상소자의 접점으로부터 전달되는 전기신호 및 측정대상소자의 접점으로 전달되는 전기신호를 도전시키는 배선부를 포함하는 탭침카드가 제공된다.

발명의 구성 및 작용

도 1은 본 발명을 적용한 예의 하나이다. 본 탭침카드는 절연 기판(1) 위에 탄성을 가진 탭침(2)을 형성하고 탭침의 첨단부에 텅스텐과 같이 경도가 강한 재료(3)를 접합시킨 후 배선(4)을 형성하여 제작된다. 도 1에서는 단지 2개의 탭침만을 표시하였으나 필요에 따라 수천 개 이상의 탭침을 형성할 수도 있다. 도 2a는 도 1을 측면에서 본 것이다. 측정 대상이 되는 소자는 그 표면에 접점을 가지고 있다. 이때 측정 대상 소자를 장착한 작업 선반이 위로 이동하거나 또는 탭침을 고정시킨 머리판이 내려와 접점과 탭침의 첨단(3)이 접촉하고, 이 때 탭침은 도 2b와 같이 탄성 변형을 일으키게 된다. 그 후 전기적 측정이 진행되며, 측정 완료 후 도 2a와 같이 탭침은 다시 원형대로 복원이 된다.

일반적인 제작방법은 다음과 같다.

예를 들어 단결정 실리콘 웨이퍼(single crystal silicon wafer)와 같은 탭침재료에 광학 석판술(photolithography)을 사용하여 탭침형성 영역의 패턴을 정의한후, 습식 식각법(wet etching) 또는 건식식각법(dry etching)을 사용하여 탭침 재료의 불필요한 부분을 제거한다. 그 후, 예를 들어 유리(glass)나 세라믹(ceramic) 등의 재료로 된 기판(substrate)에 부분적으로 식각된 탭침재료를 예를 들어 용해접합법(fusion bonding)또는 전기접합법(anodic bonding) 등을 사용하여 접합시킨다. 그후, 탭침의 첨단부 및 본체부를 형성하기 위하여 탭침재료의 불필요한 부분을 습식식각(wet etching) 또는 건식식각(dry etching)을 사용하여 수회에 걸쳐 제거함으로써 탭침의 형상을 제작한다. 제작된 탭침의 기본적인 형상 위에 스퍼터링법(sputtering), 증발법(evaporation), 또는 화학기상증착법(chemical vapor deposition, CVD) 등을 이용하여 전기 전도층 및 전기 부도층을 증착하고, 광학석판술과 식각법을 사용하여 전기 회로를 구성한다. 구성된 회로는 전기적 상호간섭을 최소화하기 위하여 적절한 위치에 접지된 배선을 포함하고, 필요시에는 회로부분의 위 또는 아래에 절연막과 전도성 막을 형성시킬 수도 있다. 도 2a에 보여진 형태와 같이 제작된 탭침의 첨단부(3), 즉 측정 대상 소자의 접점과 접촉하는 부분에는 필요에 따라 경도가 높은 재료, 예를 들면 텅스텐 막을 증착할 수도 있다. 또는 텅스텐으로 별도로 탭침의 첨단(3), 즉 측정 대상 소자의 접점과 접촉하는 부분에는 필요에 따라 경도가 높은 재료, 예를 들면 텅스텐 막을 증착할 수도 있다. 또는 텅스텐으로 별도로 탭침의 첨단을 제작하여 용접과 같은 방법으로 탭침에 부착시킬 수도 있다.

본 발명의 탭침제작방법의 상세한 예는 다음과 같다.

양면을 연마가공(polishing)한

(110)방향의 결정방향을 가진 실리콘 웨이퍼에 산화실리콘박막이나 질화실리콘박막을 열분해 화학증착법(thermal CVD), 물리증착법(PVD), 플라즈마 도움 화학증착법(PECVD) 등의 방법을 사용하여 증착하고, 광학 석판술(photolithography)을 사용하여 탭침형성영역의 패턴을 정의하고 식각하여, 실리콘 식각용 마스크(mask)로 사용한다. KOH용액을 이용한 비등방성 습식 식각(anisotropic wet etching)법을 사용하여 5에서 500마이크로 미터 사이의 깊이로 실리콘 층을 수직으로 식각한다. 이때 식각 깊이는 후술되는 방침 첨단 높이를 초과할 수도 있으나 탭침의 첨단을 제외한 다른 부분이 측정 대상 소자에 닿을 가능성을 없애기 위해서는 탭침의 높이보다 작을 것이 유리하다. 그 후 실리콘의 식각된 면을 유리 기판(glass substrate) 위에 접착시킨 후 1에서 5기압 사이의 압력을 가하며 온도를 섭씨 300도에서 600도 사이로 올려 실리콘과 유리기판을 용해접합(fusion bond)시킨다. 또는 온도를 섭씨 200도에서 500도 사이로 올린 후에 100V에서 2000V사이의 전압을 인가하고 1mA에서 100mA사이의 전류가 흐르도록 하여 실리콘과 유리기판을 전기접합(anodic bond)시킬 수도 있다. 접합후 제작중인 소자의 측면 형성은 도 3과 같으며 식각된 부분(7)은 빈 공간으로 남게 된다. 접합 후 접합된 실리콘의 두께가 필요 이상이면 실리콘의 접합면(20)과 반대쪽 측면(21)에 대해 연마를 시행하여 필요한 두께로 맞춘다. 실리콘의 두께는 제작하고자 하는 탭침의 크기에 따라 결정된다. 그리고 접합된 실리콘의 측면(21)에 산화실리콘박막이나 질화실리콘박막을 열분해 화학증착법, 물리증착법, 플라즈마 도움 화학증착법(Plasma enhanced CVD)등의 방법을 사용하여 증착하고, 광학 석판술의 방법으로 탭침 첨단부 형성영역의 패턴을 정의하고 식각한다. 식각된 산화실리콘박막이나 질화실리콘박막을 실리콘 식각용 마스크(mask)로 사용하

고, KOH용액을 이용한 비등방성 습식 식각법을 사용하여 5에서 500마이크로 미터 사이의 깊이로 실리콘 층을 수직으로 제거함으로써 탭침의 첨단부(3)를 제작한다. 그 후, 산화실리콘박막이나 질화실리콘박막을 열분해 화학증착법, 물리증착법, 플라즈마 도움 화학증착법등의 방법을 사용하여 전체적으로 증착하고, 광학 석판술을 사용하여 탭침 본체부 형성영역의 패턴을 정의하고 식각하여 탭침의 본체부(2)를 제작한다. 식각공정은 예를 들어 KOH용액을 이용한 비등방성 습식 식각법을 사용하여 5에서 500마이크로 미터 사이의 깊이로 실리콘 층을 수직으로 식각함으로써 수행된다. 이상과 같은 공정을 거쳐 탭침의 기본적인 형태가 제작된다. 한편, 탭침의 전기 전도도를 높이기 위해서 붕소(boron)이나 인(phosphorus)를 이온 주입(ion implantation)방법이나 열처리법으로 실리콘 탭침에 첨가시키는 공정을 진행시킬 수도 있다. 그 후 스퍼터링법이나 증발법, 또는 화학기상증착법등의 전도체 증착법과 광학석판술을 사용하여 탭침의 첨단부(3)에서부터 절연기판(1)까지 배선을 형성한다. 배선은 절연기판의 탭침이 설치된 면에 형성시킬 수 있고, 탭침설치측면의 반대면에 형성시킬 수 있으며, 절연 기판을 관통하거나 그 내부에 다중층으로 형성시킬 수도 있다. 완성된 탭침은 절연기판에 부착되어 있는 상태로 회로기판에 접착된다. 회로기판과 절연기판 위에 형성된 배선을 연결시키는 방법은 다양하게 있으나 그 중에서 두 가지의 예를 도 4a와 도 4b로 보였다. 도 4a에서는 절연기판을 관통하는 구멍을 형성하고 그 내부에 전도체를 채워 전선을 연결하는 방법을 제시하고 있다. 도 4b에서는 탭침과 절연 기판의 위에 배선을 형성시키고 그 배선에 직접 선재 접합(wire bonding)을 시행한 경우를 보이고 있다.

발명의 효과

이 발명을 적용할 경우 높이가 매우 균일하고 정밀하게 배치된 탭침을 편평한 기판 위에 설치할 수 있어, 다수의 반도체 소자의 전기적 특성을 동시에 정확하게 측정할 수 있다.

또한, 본 발명에 따르면 탭침의 길이가 짧고 각각의 탭침의 크기가 일정하기 때문에 우수한 전기적 특성을 가진 탭침카드의 제작이 가능하게 된다.

본 발명의 또 다른 효과는 제작된 탭침이 단결정 실리콘으로 제작될 경우, 매우 우수한 탄성특성 및 복원력을 가지고 있으므로, 사용중에 소성 변형(plastic deformation)이 거의 발생하지 않아 탭침카드의 수명이 길어진다는 것이다.

(57) 청구의 범위

청구항 1

복수의 탭침을 측정 대상 소자의 접점과 접촉시켜 상기 측정대상 소자의 전기적 특성을 측정하기 위한 탭침카드에 있어서,

전기적으로 절연된 절연 기판,

상기 절연 기판 위에 고정되고 탄성을 지니며, 첨단부를 구비하는 복수(復數)의 돌출된 탭침 및

상기 탭침으로부터 상기 절연기판을 거쳐 상기 회로 기판까지 형성된 전도성 배선부를 포함하고,

상기 탭침은 광학석판법으로 패턴을 정의한 후 식각법에 의해 패턴으로 정의된 부분만을 남기고 식각하는 방식으로 제작되고, 상기 탭침의 하나의 첨단부가 상기 측정 대상 소자의 하나의 접점과 접촉하며,

상기 탭침의 일부를 식각하여 탄성변형이 이루어 질 수 있는 공간을 확보하며,

상기 절연 기판은 상기 탭침이 탄성변형 한계에 도달하기 전에 변형이 정지되도록 제한하는 탭침 카드,

청구항 2

측정대상소자의 접점과 접촉하여 상기 측정대상소자의 전기적 특성을 측정하기 위한 탭침카드에 있어서,

절연재료로 된 기판

상기 기판에 고정되고, 상기 측정대상소자의 접점과 접촉하는 첨단부와 상기 첨단부와 연결되고 상기 첨단부를 지지하는 본체부를 포함하며, 반도체 재료로 된 탭침부 및

도전체로 이루어지고, 상기 탭침부에 고정되어 있으며 상기 측정대상소자의 접점으로부터 전달되는 전기 신호 및 상기 측정대상소자의 접점으로 전달되는 전기신호를 도전시키는 배선부

를 포함하는 탭침카드.

청구항 3

제1항 또는 제2항에 있어서, 상기 탭침이 단결정 실리콘(single crystal silicon)으로 구성되는 탭침 카드.

청구항 4

제3항에 있어서, 상기 탭침의 전기 전도도를 향상시키기 위하여 단결정 실리콘 내에 이온 주입법이나 열 확산법에 의해 불순물을 주입하여 제작한 탭침 카드.

청구항 5

제1항 또는 제2항에 있어서, 상기 탭침은 용해 접합법이나 전기 접합법으로 상기 절연기판에 고정되는 탭침 카드.

청구항 6

제1항 또는 제2항에 있어서, 상기 절연기판은 유리 또는 세라믹으로 이루어진 탭칩카드.

청구항 7

제1항 또는 제2항에 있어서, 상기 탭칩은 광학 석판법과 함께 습식식각법이나 건식식각법을 사용하여 제작되는 탭칩 카드.

청구항 8

제7항에 있어서, 반응성 이온 식각(reactive ion etching)이나 등방성건식 식각(isotropic dry etching)으로 상기 건식식각법을 진행시켜 제작된 탭칩카드.

청구항 9

제1항 또는 제2항에 있어서, 상기 전도성 배선은 스퍼터링, 화학기상 증착, 또는 승화증착법으로 증착되고, 광학석판법과 함께 식각법 또는 리프트오프(lift-off)법을 사용하여 패턴형성되는 탭칩 카드.

청구항 10

제1항 또는 제2항에 있어서, 상기 복수개의 탭칩이 서로 구조적, 전기적으로 분리되어 있고, 방침재료와는 다른 재질의 기판에 접합되는 탭칩 카드.

청구항 11

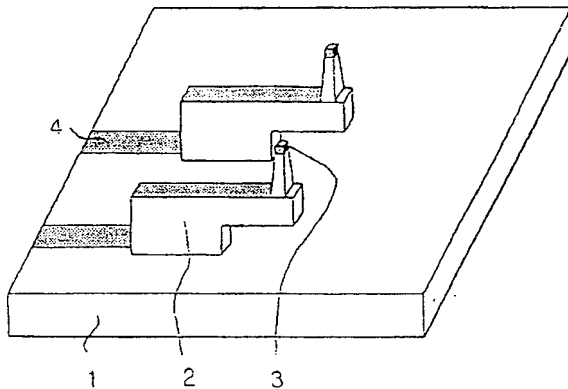
제1항 또는 제2항에 있어서, 상기 탭칩의 첨단을 텅스텐이나 텅스텐 실리사이드(tungsten silicide)로 도금한 탭칩 카드.

청구항 12

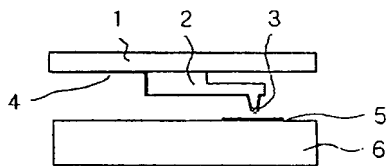
제1항 또는 제2항에 있어서, 상기 탭칩의 첨단이 텅스텐으로 제조되어 탭칩에 부착되는 탭칩 카드.

도면

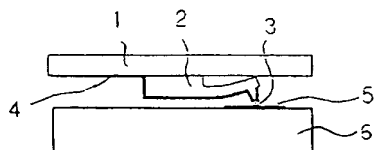
도면1



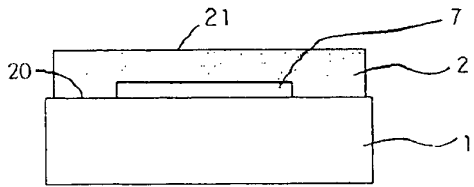
도면2a



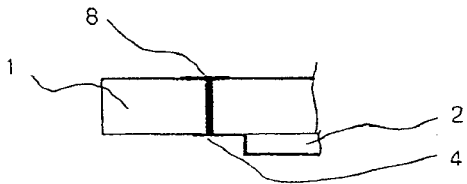
도면2b



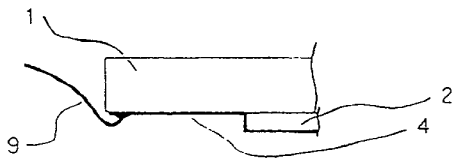
도면3



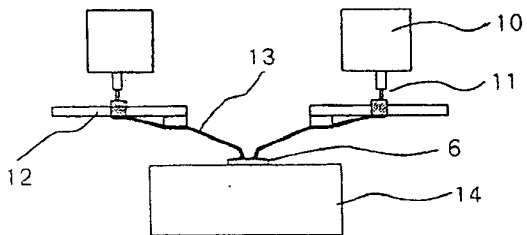
도면4a



도면4b



도면5a



도면5b

